

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-017336
(43)Date of publication of application : 22.01.1992

(51)Int.Cl. H01L 21/3205
H01L 21/90

(21)Application number : 02-119803
(22)Date of filing : 11.05.1990

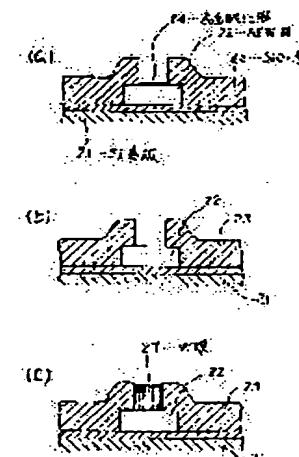
(71)Applicant : HITACHI LTD
(72)Inventor : NISHITANI EISUKE
TSUJIKU SUSUMU
TOKUNAGA TAKAFUMI
TAMARU TAKESHI

(54) METHOD OF BURYING METAL IN PORE

(57)Abstract:

PURPOSE: To achieve a method by which selectivity does not lower even if cleaning of pore foundations if done, by which side effects such as deterioration of buried shapes, Al corrosion, exfoliation of films, etc., do not occur, and by which good burying and good conductivity can be achieved, by doing the cleaning of the foundation surfaces at the pore bottoms not accompanied by the activation of an insulating film surface, and selective CVD of metal successively.

CONSTITUTION: This invention is concerned with a method of burying metal 27 in pores bored to expose parts of a board foundation in an insulating film 23 on a board 21, by selective chemical deposition (CVD) of metal, and contains process of executing successively a process of cleaning the foundation surfaces at pore bottoms not accompanied by the activation of the surface of the insulating film 23 on the above-mentioned board 21, and a process of burying the metal 27 in the above-mentioned pores by selective CVD of metal. For example, after an SiO₂ film 23 is formed on Al wiring 22 formed on the Si board 21, pores are bored. Next, Cl₂:NF₃ plasma etching is done ad surface oxide films 24 of Al at the pore bottoms are removed. After that, W films 27 are grown directly on the Al wiring 22 and the through holes are buried by the selective CVD using WF₆ and SiH₄.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

平4-17336

⑫ Int. Cl. 5

H 01 L 21/3205
21/90

識別記号 厅内整理番号

A

6810-4M

6810-4M H 01 L 21/88

⑬ 公開 平成4年(1992)1月22日

K
審査請求 未請求 請求項の数 5 (全13頁)

⑭ 発明の名称 微細孔への金属穴埋め方法

⑮ 特 願 平2-119803

⑯ 出 願 平2(1990)5月11日

⑰ 発明者 西谷 英輔 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑰ 発明者 都竹 進 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑰ 発明者 德永 尚文 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑰ 発明者 田丸 剛 東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内

⑰ 出願人 株式会社日立製作所

⑰ 代理人 弁理士 小川 勝男 東京都千代田区神田駿河台4丁目6番地

外1名

明細書

1. 発明の名称

微細孔への金属穴埋め方法

2. 特許請求の範囲

1. 基板上の絶縁膜に、該基板下地の一部を露出させるために設けた微細孔を、金属の選択化学蒸着(CVD)によって金属を穴埋めする方法において、

(1) 上記基板上の絶縁膜表面の活性化を伴わない微細孔底部の下地表面の清浄化処理工程と、

(2) 金属の選択CVDによって、上記微細孔に金属を穴埋めする工程と、

順次実施するプロセスを含むことを特徴とする微細孔への金属穴埋め方法。

2. 請求の範囲第1項において、絶縁膜表面の活性化を伴わない微細孔底部の下地表面の清浄化処理が、少なくともハロゲンガスもしくはハロゲン化合物ガスを含むガスのプラズマ処理であることを特徴とする微細孔への金属穴埋め方法。

3. 請求の範囲第1項または第2項において、微細孔底部の露出した基板下地が Al または Al を主成分とする合金のうちのいずれかであって、上記微細孔底部の露出した基板下地の清浄化処理に用いるハロゲンガスもしくはハロゲン化合物ガスが、フッ素ガスまたはフッ素化合物ガスと、塩素ガスまたは塩素化合物ガスとの混合ガスであることを特徴とする微細孔への金属穴埋め方法。

4. 請求の範囲第1項、第2項または第3項において、フッ素化合物ガスが NF₃ または CF₄ であり、上記塩素化合物ガスが Cl₂ または BC_l であることを特徴とする微細孔への金属穴埋め方法。

5. 請求の範囲第1項、第2項、第3項または第4項において、基板を大気中にさらすことなく、基板上の絶縁膜表面の活性化を伴わない微細孔底部の下地表面の清浄化処理工程と、金属の選択CVDによって、上記微細孔に金属を穴埋めする工程と、連続して行うこととする

微細孔への金属穴埋め方法。

1 発明の詳細な説明

(産業上の利用分野)

本発明は、基板上の絶縁膜に基板下地の一孔を露出させるために設けた微細孔を金属の選択CVD(化学蒸着)により穴埋めする方法に係り、特に十分な選択性の確保と、良好な導通特性を両立して微細孔を金属で穴埋めするのに好適な金属穴埋め方法に関する。

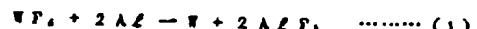
(従来の技術)

LSIの高集積化に伴い、電子一配線間あるいは各配線間を接続する配線設計の困難性が増大し、その解決手段として多層配線が不可欠な技術となり、下層配線と、絶縁膜を介して設けた上層配線とを接続するために、必要に応じて、絶縁膜に微細な導通孔(スルーホール)を設け、該スルーホールを導体で穴埋めする方法がとられている。スルーホールを穴埋めする方法としてはいくつかの方法があるが、その中で、スルーホール径が微細な場合にも穴埋め性の良好な方法として、金属

ス、予稿集(1987年6月)132頁から157頁(Proc. of VLSI Multilevel Interconnection Conference (June 15-16, 1987) pp 132-157]等において論じられている。しかし、これらに述べられている方法を用いても、AL配線上に存在する酸化膜や(1)の反応で生成するAl₂P₃といった絶縁物がスルーホール内でのAlとAlの界面に残留し、スルーホール部において良好な導通を得ることが困難であった。これを解決する方法として、ブライ・ニル・エス・アイ、マルチレベル インターコネクション コンファレンス予稿集(1987年6月)208頁から215頁(Proc. of VLSI Multilevel Interconnection Conference (June 15-16, 1987) pp 208-215]に開示されているように、基板温度を380℃以上に加熱して成長する方法や、東芝レビュー第41巻12号988頁から991頁に開示されているように、Al上に薄いMoSi₂膜を設け(厚さ約500Å)AlとMoSi₂の間にMoSi₂を介在させることによりAL表面酸化膜やAl₂P₃が界

(特にタンクスタン)の選択CVDが、実用化が最も期待されている方法である。

この選択CVDは、250℃以上に加熱した試料上にフッ化タンクスタン(FP_x)ガスおよび水素(H₂)ガスの混合ガスを導入、接触させて、下記いずれかの反応により、下地金属(ここではAlの場合の例を示す)上にタンクスタン(T)膜を成長させる方法である。



SiO₂等の絶縁膜上では、(1)の反応は起こらず、また(2)の反応も700℃以下の温度では進行しないため、TがAl上のみ選択成長し、スルーホールの穴埋めが達成されることになる。

この選択CVDに関する従来の技術は、ジャーナルオブ エレクトロケミカル シサイアティ、第131巻(1984年)1427頁から1433頁[J. Electrochem. Soc. 131, (1984) pp 1427-1433]やブライ・エル・エス・アイ、マルチレベル インターコネクション コンファレン

スに残らずTを成長する方法がある。

また、最近、還元ガスとしてH₂の代わりにSiH₄系ガスを用いる方法が報告されている。例えば、ECS日本支部第1回シンポジウム(1988年)「超LSI用CVD技術」予稿集、第4-6頁から第6-5頁に記載されている。この方法を用いれば、基板加熱温度を250~320℃という低温下で高速成長することができる。しかし、この方法の場合340℃以上では選択性が失われ、選択的に穴埋めすることはできない。

(発明が解決しようとする課題)

上述した従来技術においては、選択CVDによってTを成長させようとする下地金属表面の処理については十分な配慮がなされていなかった。そのため、スルーホールにおける導通が不十分となったり、ホール部における導通は良好であっても配線自体の抵抗が上昇する。あるいはスルーホール下地の表面を清浄化するための処理を行うことにより酸化膜上にもTが形成され、隣接するスルーホール間の短絡を生ずる等の問題があった。

すなわち、微細孔を形成した直後の下地金属表面は、微細孔を設けるために施したホトエッチングプロセスに伴う汚染物が付着していたり、ヘリゲン系のガスをエッティングガスとして用いているため防食処理として積極的に酸化膜(例えば下地金属がAlの場合 Al₂O₃等)を形成しているため、清浄な金属面が露出しておらず、Wを成長させた後も下地金属との界面に導通を低下させる不純物が残存することになる。この界面に残留する酸化物等は、Wを形成させる基板温度を380℃以上にすることにより WF₆ のエッティング作用や加熱時の膜中拡散等により低下し、良好な導通が得られる場合もあるが、基板ごとに微細孔の下地表面状態が異なると、必ずしも再現性良く良好な導通が得られる訳ではない。また、良好な導通が得られた場合でも、AlスペッタエッティングとAlのスパッタリング成長の連続処理で形成したAl/Al界面における導通抵抗に対し約3~10倍と高くなる。このため、上述したW選択CVDによって形成されるW/Al界面の導通に再現性が得られ

地表面を清浄化(Al表面のAl₂O₃除去を含む)してからWを穴埋めする方法も幾つか試みられている。下地表面を清浄化する方法として、フッ酸(HF)あるいはフッ化アンモニウム(NH₄F)等のフッ酸系浴液によるウェットエッティング処理、またはAr⁺イオンによるスパッタエッティング処理がある。しかし、前者の場合、Al表面酸化膜を十分除去するためには同時に絶縁膜のエッティングも起こるためスルーホール径が拡がるという問題がある。さらに、洗浄乾燥時に再びAl表面の酸化や腐食が発生するといった問題も生ずる。また、後者のスパッタエッティング処理は、下地表面を物理的に除去するため、清浄な下地面を露出できる方法で、スパッタAl膜の多層配膜における下地前処理法として用いられている。しかし、この方法の場合、以下に述べるようすにスパッタエッティングの際、絶縁膜も同時にスパッタエッティングされることが原因で、下地前処理後の選択CVDにおいて選択性が低下することが明らかとなつた。絶縁膜がスパッタエッティングされると元素のスペク

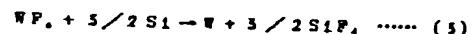
ないことや導通抵抗が高くなることに対し、Al上にMoSi₂膜を付けた(厚さ約500Å)複層構造のAlを下層の配膜として用いる方法が提案された。すなわち、微細孔底部の露出部をAlよりも酸化し難い MoSi₂膜にすることにより界面のAl₂O₃(酸素)を低減させ、さらに上記(1)式による蒸気圧の低い絶縁性のAl₂F₅が界面で生成しないため、形成されたW/MoSi₂/Al界面の導通抵抗はAl同士の導通抵抗とほぼ同じと良好な値になる。しかし、この方法で行うには、MoSi₂とAlの重ね膜の配膜を形成するためのエッティングを必要とすることや、抵抗値の高い MoSi₂を用いることによる配膜抵抗の増大といった問題が伴う。この抵抗増大は、MoSi₂の膜厚がAlの膜厚と比べ極めて薄いため、DRAMやSRAM等のMoSLSIの場合には全く問題にならないが、高速性を売り物としているバイオーラやバイCMOS等のLSIにおいては少しの配膜抵抗の増大であっても重要な問題となってくる。

一方、微細孔底部の下地にAlを用い、この下

地表面を清浄化(Al表面のAl₂O₃除去を含む)してからWを穴埋めする方法も幾つか試みられている。下地表面を清浄化する方法として、フッ酸(HF)あるいはフッ化アンモニウム(NH₄F)等のフッ酸系浴液によるウェットエッティング処理、またはAr⁺イオンによるスパッタエッティング処理がある。しかし、前者の場合、Al表面酸化膜を十分除去するためには同時に絶縁膜のエッティングも起こるためスルーホール径が拡がるという問題がある。さらに、洗浄乾燥時に再びAl表面の酸化や腐食が発生するといった問題も生ずる。また、後者のスパッタエッティング処理は、下地表面を物理的に除去するため、清浄な下地面を露出できる方法で、スパッタAl膜の多層配膜における下地前処理法として用いられている。しかし、この方法の場合、以下に述べるようすにスパッタエッティングの際、絶縁膜も同時にスパッタエッティングされることが原因で、下地前処理後の選択CVDにおいて選択性が低下することが明らかとなつた。絶縁膜がスパッタエッティングされると元素のスペク

ト収率の違いにより、絶縁膜の表面部の組成が変化する。例えば、SiO₂膜ではSi原子の方がSiよりスピッタされ易いため、表面部はSiリッチな組成となる。すなわち、活性なSi原子が絶縁膜表面に存在することになる。この現象はX線電子分光法(XPSまたはESCA)により調べられており、例えばジャーナル オブ バキューム サイエンス テクノロジー A3, 5 (1985年) 第1921頁から1928頁(J. Vac. Sci. Technol. A3 (5) (1985) pp 1921-1928) やジャーナル オブ フィジックス ティー: アブライドフィジックス 第20巻(1987) 第1091頁から1094 (J. Phys. D: Appl. Phys. 20 (1987) pp 1091-1094)において論じられている。

このような条件で上述したW選択CVDを行ふと、下記反応によりWの成長が進行するものと推定される。



従って、SiO₂上でもWが成長し、選択性が低下

することになる。このことは、¹以外の選択CVDでも同様であり、選択CVDは基板下地の各表面部での化学的活性の差を利用して成長しているため、成長して欲しくない部分、つまり絶縁膜表面がスペッタされ活性化すれば選択性は低下することになる。絶縁膜上に金属が成長すると、隣接するスルーホールとの短絡の可能性が生じると共に、絶縁膜上に形成された金属膜は剥離し易いため、基板上の孔となって残り、歩留り低下を引き起こす。このスペッタエッティングによる選択性低下を起さないようにするため、NF₃、CF₄、Cl₂、BCl₃等のハロゲンガスあるいはハロゲン化合物ガスのプラズマによるケミカルエッティングでAl表面の酸化膜を除去する方法がある。しかし、NF₃やCF₄のフッ素系のハロゲン化合物ガスを用いると、スルーホール下地のAl表面酸化膜のエッティングと同時にオーバーエッチ時に下地Alがスルーホール壁面に付着して、その後の¹のCVD時にその偏置部のAlを核として¹が成長して埋め込み形状が劣化するといった問題が生ずる。また、

ラン系ガスの単独あるいは混合ガス)を用いた¹の選択CVDによる微細孔への金属穴埋め処理を順次行うことにより達成される。

上記の処理のうち(1)に関しては、NF₃、CF₄、CBF₃、SiF₄等のフッ素系のケミカルエッティング用ガスと、Cl₂、BCl₃、CCl₄、C₂Cl₆、SiCl₄等の塩素系のケミカルエッティング用ガスを混合して、その混合ガスの単独あるいはAr等の不活性ガスに添加したガスのプラズマ処理により、絶縁膜表面の活性化を伴うことなく微細孔底部の下地表面酸化膜の除去を行うことができる。これが従来技術のように、Arガスのみのプラズマを用いてArイオンによるスペッタエッチを行った場合には、先に述べたように元素のスペッタ取率の違いにより、絶縁膜表面部がSiリッチな部分が活性化されてしまうが、ハロゲンガスのプラズマでは、たとえ部分的にSiリッチになってしまっても即座にハロゲンイオンあるいはラジカルによりSiリッチな部分が除去され、最終的に絶縁膜表面が活性化されることはない。むしろ、絶縁膜の成長時

Cl₂を用いた場合にはエッティング後に残留したClがAl腐食を引き起こすという問題が生ずる。さらにBCE₂を用いた場合には、スルーホール底部のAl表面上にBが残留し、その後に成長した¹とAlとの界面の接着力を低下させ、¹/Al界面において剥離が起こるという問題があった。

本発明の目的は、¹選択CVDを代表とする選択CVDによる微細孔穴埋め法において、微細孔下地を清浄化するための処理を行っても選択性が低下せず、埋込み形状の劣化やAl腐食、膜の剥離といった副作用の生じない、良好な導通をもつて良好な埋め込みが行える微細孔への金属穴埋め方法を提供することにある。

(課題を解決するための手段)

上記目的は、¹の選択CVDによるスルーホールの埋め込み方法について。

(1) 基板上の絶縁膜表面の活性化を伴わない微細孔底部下地表面の清浄化処理(表面酸化物層等の除去処理)と、

(2) NF₃ガスと還元ガス(H₂, SiH₄等のシ

に形成された欠陥等に由来するSiリッチな活性部分が除去されることにより、¹成長時の選択性が処理しない場合よりも向上する。ただし、フッ素系単独のプラズマの場合には先に述べたように¹、¹選択CVD時に埋め込み形状の劣化が生じ、塩素系単独のプラズマの場合にはAl腐食や¹/Al界面部での膜の剥離が生ずるという問題があり、フッ素系と塩素系を混合して用いることが、これらのハロゲンプラズマによる副作用に対し有効である。

さらに、上記(2)の¹選択CVD処理については、選択CVD用としてセットアップされたCVD反応容器内でRF₁とH₂あるいはSiH₄等の還元ガスの混合ガスを加熱した基板上に導入する1段CVD法を用いること、あるいはRF₁単独もしくはAr等の不活性ガスで希釈したガスを流した後、RF₁と上記還元ガスを加熱した基板上に導入する2段CVD法を用いること、またはRF₁とH₂を流した後RF₁と他の還元ガスを流す2段以上のCVD法等を用いることによって選

成される。還元ガスとしては、 H_2 、 SiH_4 、 Si_2H_6 、 BR_3 、 PH_3 等を単独あるいは組み合わせて用いることができる。

本発明で用いるケミカルエッティングガスのプラズマ処理装置では、通常行われているように高周波(好ましくは100kHz以上)でプラズマを発生させる。ただし、プラズマを発生させた際、処理チャンバ壁等をスパッタし、ウェーハ上に金属汚染物が付着すると、その後のM-CVDにおいて、それを核に τ が成長するため、選択性の低下を招くことがある。したがって、プラズマ処理装置としては、高周波をプロテクティングキャビティを介して電圧に印加する時、基板が負に帯電するいわゆるカソードカップリング方式とし、かつ、基板表面に近接し、金属汚染源となる部分は石英板で覆うような構造とすることが本発明の効果を發揮させる上で重要である。

[作用]

上述した、絶縁膜表面の活性化を伴わない微細孔底部下地表面の清浄化処理は、ハロゲン系ガス

Arガス単独よりもエッティングレートが大きくなる。これは、物理的な効果に加えて化学的な効果が作用しているためと考えられる。特に、NF₃を添加したAr/NF₃混合プラズマおよび、BCl₃を添加したAr/BCl₃混合プラズマでは、Arスパッタエッチの約6倍とエッティングレートが大きくなり、化学的な効果(ケミカルエッティング)が支配的に作用していることがわかる。

また、微細孔底部下地材質がAl配膜(設置のSiやCu等を含む場合もある)であり、清浄化処理に塩素系のハロゲンガスを用いると、 τ 成膜後に、基板を大気中に取り出した際、大気中に含まれる水分と反応してAl配膜を腐食させるような $AlCl_3$ 等の物質が残留することになるが、塩素系にフッ素系のハロゲンガスを混合すると腐食を低減する作用がある。そもそも、上記清浄化処理というのは、Al配膜上の汚染物やAl表面酸化膜を除去するのが目的でありAl配膜をエッティングすることは目的ではないが、塩素系のハロゲンガスを用いると清浄なAl表面が出た後は、反

プラズマにより物理的と化学的な両方の作用によって行うことが可能となる。この時、Ar等の不活性ガスを混合させることにより物理的なエッティングの効果(清浄化作用)を高めることができる。過剰の不活性ガスに対し、微量のハロゲン系ガスの混合ガスのプラズマであっても、プラズマ中のガスやイオンとの衝突等によりエネルギー移動が行われ、化学的なエッティング作用は失われず、物理的な清浄化作用と絶縁膜の安定化作用は同時に進行する。さらに、上記清浄化作用を、以下の実験データにより確認した。Siウェーハに、電子ビーム蒸着法により Al_2O_3 (アルミナ)膜を形成したサンプルを用い、 Al_2O_3 の初期膜厚および各種ガスのプラズマ処理を行った後の膜厚をエリプソメータにより測定し、各種ガスプラズマにおけるエッティングレートを調べた。実験データを第9図に示す。Arガス単独のプラズマであるArスパッタエッチと、これに少量のNF₃ガス、あるいはBCl₃、BCl₃ガスを添加した混合プラズマとを比較すると、同一圧力下でも添加した場合の方が

にプラズマを停止してもAlのガスエッティングが進行し、腐食促進成分である $AlCl_3$ が生成してしまう。ところが、フッ素系のハロゲンガスを添加すると清浄なAl表面が出ても直ちに極めて蒸気圧の低い AlF_3 が生成し、これが塩素系ガスによるAlのガスエッティングのストップとして作用し、余分な $AlCl_3$ を低減する。さらに、BCl₃のようなCl以外の元素を含む塩素化合物ガスを用いた場合には、Al表面にBが残留し、これがその後にM-CVDで形成した τ /Al界面部において、 τ とAlの接着力を低下させ剥離が生ずるという問題がある。ところが、フッ素のハロゲンガスを添加するとBF₃というガスを形成するために、Al表面にBを残留させず膜の剥離を生じさせなくなる作用がある。

第1表は、各種ハロゲンガスの単独あるいは混合におけるプラズマエッティング後のAl表面性状を調べた結果を示すものである。第1表において、成膜のラグタイム(秒(sec))というものはプラズマ処理後のM-CVDにおける τ 膜が形成される

なわら、選択CVDプロセスは微細孔のみを埋め込み平坦化する作用を有する。なお、本発明で用いる微細孔下地とは、AlあるいはAlを主成分とする配線層、ノンドープ又びドーピングされたSi層、MgSi_{1-x}Si_x、TiSi_{1-x}、PtSiあるいはTiN等バリア層で、Ta_xPt_yが直接反応するか、あるいはその下地上で還元ガスが吸着解離してTa_xPt_yを還元させるような下地すべてを指している。また、絶縁膜とは、熱膨張膜、熱空化膜、PSG、BPSG、プラズマ酸化膜、プラズマ空化膜等の無機絶縁膜、あるいはSOG、PIQ等の有機絶縁膜等LSIに使用されるすべての絶縁膜を指している。

(実施例)

以下、本発明の実施例について、5つの場合に分け図面を用いて説明する。先ず、本発明のスルホールへの「選択埋め込み方法のうち、前処理として C_2H_2 に HP_1 を添加したガスのプラズマによるエッテンダ（以下 $\text{C}_2\text{H}_2 : \text{HP}_1$ 混合プラズマエッタと呼ぶ）を行ったものを（実施例1）に示す。

までの時間を示し、 AlCl_3 等の揮発成分が多く表面に残留しているもの程、あるいは該形成を阻害する物質が表面に多く存在しているもの程、長くなると考えられるが、塩素系にフッ素を混合することによりラグタイムが短縮される作用のあることが分かる。さらに、各処理後の表面を ESCA で分析した結果を示したが、サンプルをいったん大気中に出しているため、ほとんど Cl は見られないが、フッ素系ヘロゲンガスを混合することにより残留日が減少する作用のあることが分かる。しかし、余り多くフッ素系ヘロゲンガスを添加すると、NP₁ 単独のプラズマエッチングの場合のように、多量の Al F₃ (絶縁性) を Al 表面に形成し、後述の実施例においても述べるが、導通に悪影響を与えるため好ましくない。

これらの前処理を行った後、 7F 、と日、あるいは31日、等の還元ガスを用いた選択CVDを行うことにより、絶縁膜上には全く W を形成することなく放煙孔底部の下地上のみに、下地との反応あるいは還元ガスとの反応により W が盛長する。十

さらに同様に前処理として BCl_3 , ICl , NF_3 を添加したガスのプラズマによるエッティング(同様に BCl_3 , NF_3 混合プラズマエッタ)を行ったものを(実施例2)に示す。また、 NF_3 , Cl_2 , BCl_3 のそれぞれのヘロゲンガスのプラズマによるエッティング(それぞれ、上記と同様 NF_3 プラズマエッタ、 Cl_2 プラズマエッタ、 BCl_3 プラズマエッタと呼ぶ)を行ったものを(比較例1～3)に示す。(実施例1)

第1図は、本発明におけるスルーホールへの充填め込み方法のうち、前処理として $Cl_2 : NF_3$ 混合プラズマエッチを行った場合のプロセスフローを示す。第6図は、本発明に用いた穴埋めの選択 CVD 装置を示している。第6図を参照しながら第1図に基づいて本実施例を説明する。第6図のロードロック室1に基板9を設置した後、ロードロック室1を真空排気する。 10^{-3} Torr 程度まで真空排気した後、同室内にあるランプヒーター(図示せず)で基板9を200°C程度に加熱し、基板9に付着した水分を蒸発させる。加熱中に、

基板9からの水分の蒸発によるロードロック室1内の圧力の上昇が停止(約2分経過後)するのを確認した後、加熱を停止し、ゲートバルブ4、5を開放し、基板9をスペッタエッチャ室3に基板搬送機構(図示せず)により搬送し設置する。このスペッタエッチャ室3は、あらかじめ 10^{-7} Torr程度までクライオポンプ(図示せず)により真空排気しておく。また、スペッタエッチング時の酸化を生じさせないようにスペッタエッチャ室3のリーグレートは 10^{-6} Torr・l/sec以下に抑えておく必要があるが、この値は少なければ少ない程好ましい。このスペッタエッチャ室3は、基板9だけを清浄化し、スペッタエッチャ室3内壁や電極8からの金属汚染等が基板9に付着せぬよう、基板側のカソード電極8はカソードカップリングとし放電中は基板側に負電位のバイアスが印加され、放電中のイオンがスペッタエッチャ室3内壁を極力スペッタエッチャ室3内壁にある基板9だけをスペッタするように構成されている。また、このカソード電極8には、基板9外周のカソード電

極8導出部からの金属汚染を極力抑えるため石英カバー(図示せず)を設けている。基板9のスペッタエッチャ室3への搬入に伴うゲートバルブ5の開放により、スペッタエッチャ室3内の圧力は若干上昇するが、基板9設置後にゲートバルブ5を閉じると瞬時に元の圧力まで回復する。これを確認した後、Arガスをスペッタエッチング室3に導入する。同時に、あらかじめ $Cl_2 : NF_3 = 1 : 4$ に混合したガスをスペッタエッチング室3に導入する。本実施例では早にガス導入の際に用いるマスフローコントローラ(図示せず)が一つしかなかったために混合ガスを用いたが、2つのマスフローコントローラを用いれば、混合比も自由に変化させることが可能となる。本実施例における $Cl_2 : NF_3 = 1 : 4$ という混合比の値は特に重大な意味がある訳ではなく $1 : 10 \sim 1 : 1$ であっても本実施例と同様の効果があると考えられる。次に、高周波電源13によりスペッタエッチャ室3内のカソード電極8に高周波電力を印加し、放電させ $Cl_2 : NF_3$ 混合プラズマを発生させる。所定

時間の間放電させた後、Arガス、 $Cl_2 : NF_3$ 混合ガスの導入および高周波の印加を停止し、放電を停止する。スペッタエッチング室3内の圧力を再び 10^{-7} Torr程度に回復したことを確認後、ゲートバルブ5を開け、基板9をあらかじめ 10^{-7} Torr以下に真空排気してある成膜室2に基板搬送機構(図示せず)により搬送する。基板9を成膜室2に搬送、設置した後、ゲートバルブ5を閉じ、Arを基板9裏面側に導入し、成膜室2内の圧力が徐々に上昇し始めるのと同時にゲートバルブ4を開じ、Arガスを成膜室2に導入する。成膜室2において、基板9は基板加熱用ハロゲンランプ6により石英窓14を通して赤外線を受け所定温度まで加熱される。基板加熱用ハロゲンランプ6のパワーは、石英窓14と基板9裏面の間に設置された熱電対7、およびフッ化カルシウム($Ca - P_2O_5$)窓15を通して、基板9裏面から放射される赤外線をモニタして基板9温度を測定できるように設置された赤外放射温度計10によってコントロールしている。また、成膜室2内壁は

水冷し、基板9面を除く成膜室2内壁の温度は基板9加熱時にも実質的に成膜反応が進行しない十分な温度まで(約120℃以下に)下げてある。基板9が所定温度まで加熱された後、Arを加え RF_3 と SiH_4 を導入し、 N_2 を遮蔽成長させる。所定膜厚まで成長させた後、Ar、 RF_3 、 SiH_4 の導入を停止すると共に、基板加熱用ランプ6を消灯させ真空排気する。ゲートバルブ4を開け基板9をロードロック室1に搬送する。ゲートバルブ4を閉じ、 N_2 を導入リーグさせ同時に基板9を冷却させて、ロードロック室1内圧力が大気に到達した後基板9を取り出し、 N_2 の穴埋め処理を終了する。

上記プロセスにおける処理条件の一例を、他の実施例および比較例と共に、第2表の(実施例1)の欄に示す。なお、基板としては、第7図(a)、(b)、(c)に示すとく、91基板21上に形成したAl配線22上にプラズマCVD等により SiO_2 膜23を成膜した後、ホトエッチングにより1μm内の微細孔(深さ1~2μm)を多数個開

が極めて良好であることを確認した。また、導通評価については、上記テスト用基板が穴埋め後に上層 Al 配線を形成すると、4000~20万個連続スルーホールチャーンの直列抵抗が測定されるようになっており、Al 配線抵抗分を引いた抵抗値をスルーホールの数で割ったものを η/Al 界面部におけるコンタクト抵抗とした。本実験例においては、 $0.30 \sim 0.45 \Omega/\mu\text{m}^2$ と η/Al 界面部のコンタクト抵抗の約 6~10 倍と良好な値を示した。この値は、475℃、90 分の熱処理後においてもほとんど変動がなかった。

(实施例 2)

上記実施例 1 と同一の装置、基板を用い、実施例 1 において用いた $Cl_2 : N_2$ 混合プラズマエッチの代わりに、 $BCl_3 : NT_2$ 混合プラズマエッチによって Al 表面酸化膜除去の前処理を行った以外はすべて実施例 1 と同じ条件で行った(第 2 図の実施例 2 参照)。本実施例における金属穴埋め方法のプロセスフローを第 2 図に示す。本実施例においては、 Cl_2 の代わりに BCl_3 を用いた場合

口させたテスト用基板を用いた。第7図(a)に第1図の処理をする前の基板の微細孔(スルーホール部)の拡大断面図を示す。第7図(b)において、21はS1基板、22は下地Al配線、23はプラズマSiO₂膜、24は開口部のAl配線上の表面酸化膜である。第7図(c)にCCl₄:N₂プラズマエッチ処理を行った後のスルーホール断面図を示す。第7図(d)においては、第7図(a)に見られたAl表面酸化膜24は取り除かれている。第7図(e)に埋め込み後のスルーホール断面図を示す。第7図(f)においては、Al配線22上に直接成長27が成長し、スルーホールが埋込まれている。

次に、本発明における『膜による穴埋め』を実施した基板について、選択性および微細孔導通部のコンタクト抵抗について評価した。これらの結果は、後述する他の実験例および比較例の結果と合わせ第2表に示す。選択性については、1μm厚さに『を埋め、鏡の倍率を2000倍にしたが、視界の中には『の粒子は全く観察されず、選択性

合を比較するために行った。選択性に関しては、実施例1と同様に極めて良好であった。さらに、実施例1では、埋め込み直後には見つからなかったALの腐食が、3日後にパッド部分でわずかながら見つかったのに対し、本実施例では、埋め込み後3日間経過してもAL腐食は見つからなかつた。また、導通評価においても実施例1と同様に $0.30 \sim 0.45 \Omega / 40^{\square}$ と良好なコンタクト抵抗値を得た。

(比較例 1)

上記実施例1と同一の装置、基板を用い、実施例1において用いた $Cl_2 : NF_3$ 混合プラズマエッチングの代わりに、 NF_3 ガスのみのプラズマエッチングによって AL 表面酸化膜除去の前処理を行った以外はすべて実施例1と同じ条件で行った(第2表の比較例1参照)。本比較例におけるプロセスフローを第5図に示す。本比較例においては、 $Cl_2 : NF_3$ 混合ガスの代わりに NF_3 ガスのみを用いた場合を比較するために行った。選択性に関しては実施例1と同様に優れて良好であった。また、

Al 腐食も 3 日間経過しても見つかなかった。しかし、導通評価において導通の取れたものに関する実施例 1 と同様の $0.27 \sim 0.40 \Omega/\text{㎟}$ と良好なコンタクト抵抗値を得たが、実施例 1 や実施例 2 において歩留りが僅に 10% に近い値が得られたのに対し、加熱処理なしで 5% 以下、 475°C 、90 分の熱処理を行っても 20% 程度の歩留りしか得られなかつた。これは、先に第 1 表の SEMA による表面分析結果で示したように、形成された Ti/Al 界面に Al₂Ti が多量に存在するためと考えられる。また、本比較例のみ Ti の埋め込み形状において、他の実施例および比較例と異なる結果が得られた。第 8 図は第 7 図と同様、スルーホールに Ti が埋め込まれていくプロセスを示す模式図である。第 8 図 (a) は、第 7 図 (a) と同様、Ti をスルーホールに埋め込む前の断面を示すものであるが、HT₁ プラズマエッチャにおいてスパッタされた下地の Al がリスピッタ Al₂Ti としてスルーホール側壁に付着し [第 8 図 (b)]、その後の Ti の選択成長において側壁に付着した Al₂Ti

についても実施例 1 と比較して $0.85 \sim 1.20 \Omega/\text{㎟}$ と 2 倍程度のコンタクト抵抗値を示し、また歩留りも加熱処理なしで 5% 以下、 475°C 、90 分の熱処理を行っても 20% 程度しか得られなかつた。これは、上述したように、激しい Al 腐食が生じたためと考えられる。

(比較例 3)

上記実施例 1 と同一の装置、基板を用い、実施例 1 において用いた Cl₂:N₂ 混合プラズマエッチャの代わりに、BCl₃ ガスのみのプラズマエッチャによって Al 表面酸化膜除去の前処理を行った以外はすべて実施例 1 と同じ条件で行った (第 2 表の比較例 3 参照)。本比較例におけるプロセスフローを第 4 図に示す。本比較例では、Cl₂:N₂ 混合ガスの代わりに BCl₃ ガスのみを用いた場合を比較するために行った。選択性に関しては実施例 1 と同様、極めて良好であった。Al 腐食も 3 日間経過しても見つかなかつた。また、導通評価においても若干実施例 1 よりは高いものの、 $0.42 \sim 0.54 \Omega/\text{㎟}$ と良好なコンタクト抵抗

を得た。しかし、バッド部分、特に大きな面積 (例えば $100 \times 100 \text{ μm}^2$ 以上) において Ti/Al 界面での Ti の剥離が生じているのが観察された。

上記実施例 1 と同一の装置、基板を用い、実施例 1 において用いた Cl₂:N₂ 混合プラズマエッチャの代わりに、Cl₂ ガスのみのプラズマエッチャによって Al 表面酸化膜除去の前処理を行った以外はすべて実施例 1 と同じ条件で行った (第 2 表の比較例 2 参照)。本比較例におけるプロセスフローを第 4 図に示す。本比較例は、Cl₂:N₂ 混合ガスの代わりに Cl₂ ガスのみを用いた場合を比較するために行つた。選択性に関しては実施例 1 と同様、極めて良好であった。しかし、Ti 成膜直後にバッド部分において激しい Al 腐食が観測された。さらに、導通評価において導通の取れたもの

を得た。しかし、バッド部分、特に大きな面積 (例えば $100 \times 100 \text{ μm}^2$ 以上) において Ti/Al 界面での Ti の剥離が生じているのが観察された。

以上、実施例 1 ～ 2 と比較例 1 ～ 3 を例示したが、実施例 1 において Ti 埋め込み 3 日経過後バッド部分で僅かな Al 腐食、剥離等の点を考慮すると、本発明の有効性が確認できた。なお、実施例 1 における Ti 埋め込み 3 日経過後のバッド部分 Al 腐食は、Ti 埋め込み後に素早く次のプロセスを行うことにより解消されるものと考えられる。

(発明の効果)

以上詳細に説明したこととく、基板上の絶縁膜に基板下地の一部を露出させるために設けた微細孔を、金属の選択 CVD により穴埋めする方法について、本発明の方法、すなわち、選択 CVD を施す前に上記基板下地を、あらかじめフッ素系と塩素系のハロゲン混合ガスのプラズマによって、そ

の表面強化膜の除去を行い、上記プラズマ処理後の下地金属を大気にさらすことなく、金属の選択 CVD 处理を施すことによって、選択性が良好で、かつ ALE 腐食のなく、下地金属と穴埋め金属間の界面抵抗の低い穴埋めを、埋め込み形状良く行うことができる。このことにより、微細接続孔の穴埋めが必要な S I や計算機等の多層プリント板等の多層配線の信頼性を一段と向上させることができる。

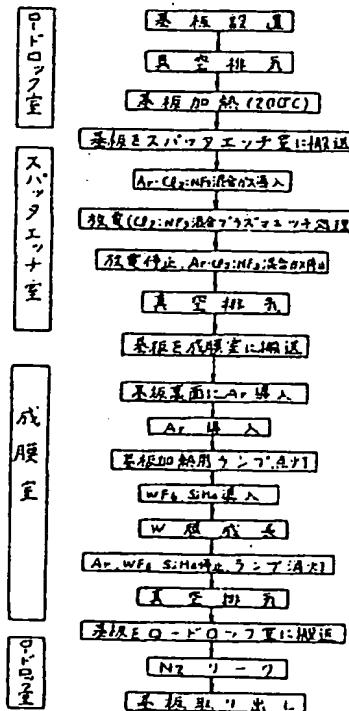
4 図面の簡単な説明

第 1 図～第 5 図は本発明の実施例 1～2、比較例 1～3 において示したスルーホールまたはコンタクトホールを \downarrow で埋め込む時の選択 CVD IC におけるプロセスフローを示す模式図、第 6 図は本発明の実施例 1 で用いた CVD 装置の構成を示す模式図、第 7 図(a)～(c)は本発明の実施例 1 におけるスルーホールを \downarrow で埋め込む過程を示す模式図、第 8 図(a)～(c)は本発明の比較例 1 におけるスルーホールを \downarrow で埋め込む過程を示す模式図、第 9 図は Ar スパッタエッチ、Ar/

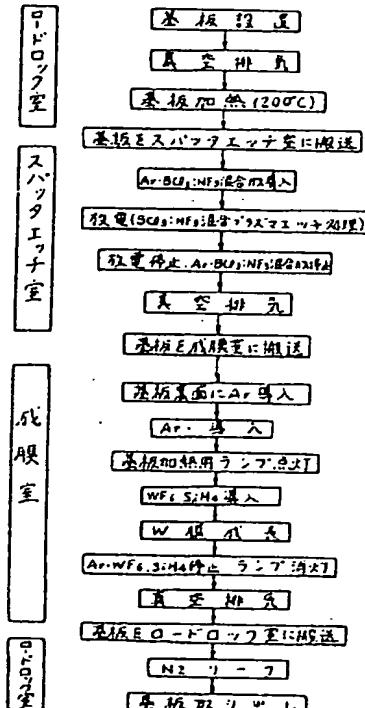
NF₃、混合プラズマ、Ar/Cl₂、混合プラズマ \downarrow 及び Ar/BCl₃混合プラズマによる ALE 強化膜 (ALE_xO_y膜) のエッティングレートとプラズマへの投入パワーとの関係を示すグラフである。

- 1 …コードロッカ室、2 …成膜室、
- 3 …スパッタエッチ室、4, 5 …ゲートバルブ、
- 6 …基板加熱用のハロゲンランプ
- 7 …熱電対、8 …カソード電極、
- 9 …基板、10 …赤外放射温度計、
- 11 …WF₆, H₂, SiH₄, N₂ガス導入管、
- 12 …Ar, Cl₂, BCl₃, NF₃, O₂ガス導入管、
- 13 …高周波電源、14 …石英窓、
- 15 …フッ化カルシウム (CaF₂) 窓、
- 21 …Si 基板、22 …ALE 配線、
- 23 …SiO₂膜、24 …表面強化膜、
- 25 …リスピット ALE、26, 27 …Si 膜。

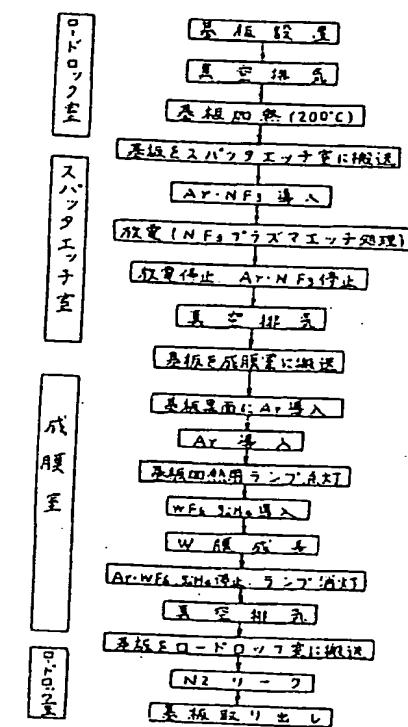
第 1 図



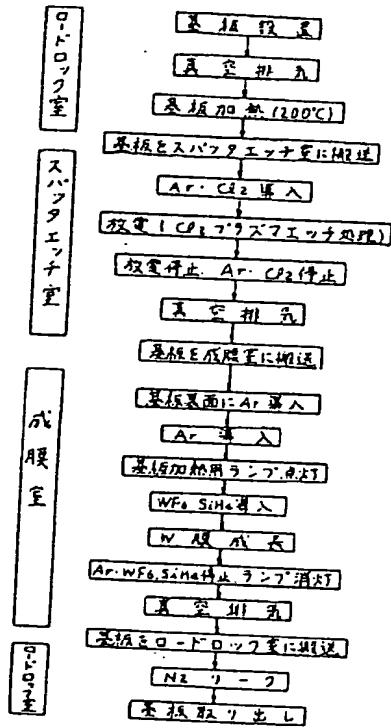
第 2 図



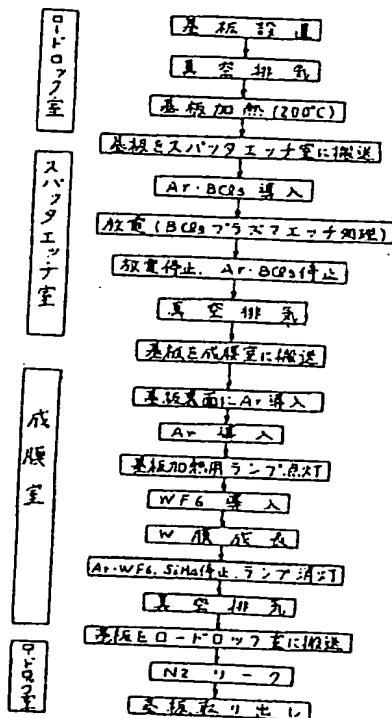
第3回



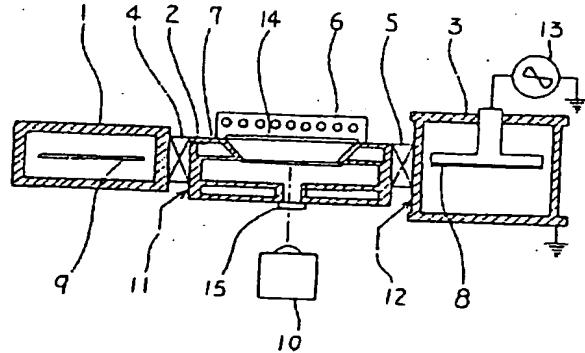
第4回



第5回

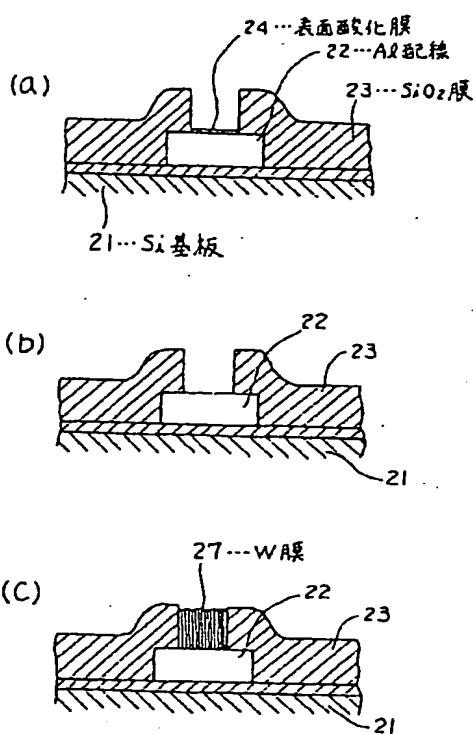


第6回

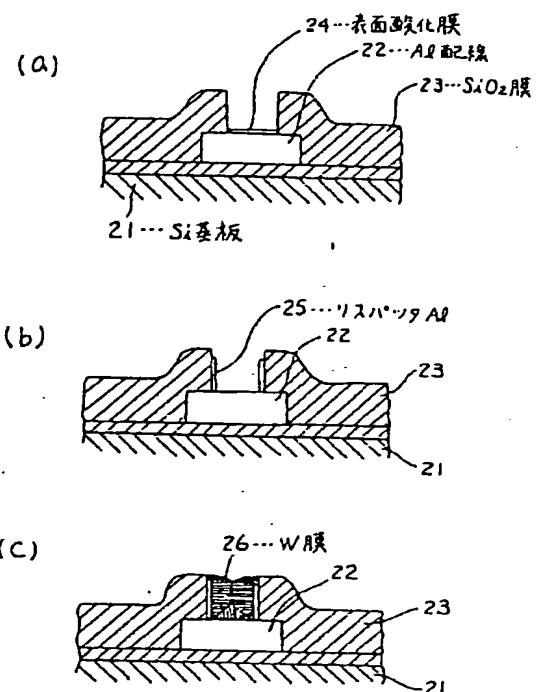


1...ロードロップ室
2...成膜室
3...スパッタエンチ室
4, 5...ゲートバルブ
6...基板加熱用のハロゲンランプ
7...熱電対
8...カソード電極
9...基板
10...赤外放射温度計
11...WFe, H₂, SiH₄, H₂O導入管
12...Ar, Cl₂, BCl₃, NF₃, O₂導入管
13...高周波誘導
14...石英窓
15...フッ化カリシウム(CaF₂)窓

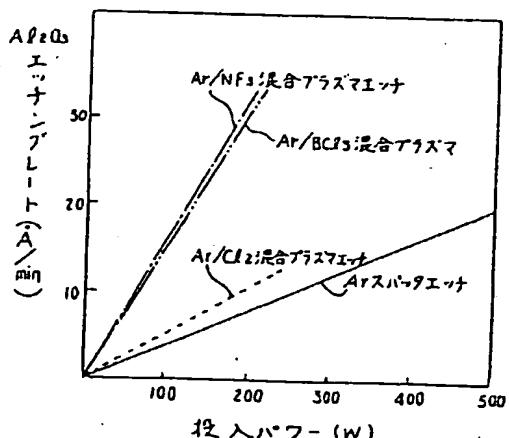
第7図



第8図



第9図

エッティング条件 (Al₂O₃膜)

Arスパッタエッタ: Ar流量100sccm, 壓力10mTorr
 Ar/NF₃混合アラズマ: Ar流量100sccm, NF₃流量5sccm, 壓力10mTorr
 Ar/Cl₂混合アラズマ: Ar流量100sccm, Cl₂流量9sccm, 壓力10mTorr
 Ar/BCl₃混合アラズマ: Ar流量100sccm, BCl₃流量3sccm, 壓力10mTorr

手続補正書 (自発)

特許庁長官殿
事件の表示

平成 2 年 7 月 30 日

昭和 2 年 特許願 第 119803 号

発明の名称 微細孔への金属性穴埋め方法

補正をする者

特許出願人

名 称 株式会社 日立製作所

代 理 人

姓 名 〒100 東京都千代田区丸の内一丁目5番1号
 会 社 株式会社日立製作所内 郵便番号 212-1111 (東京)
 氏 名 (6850) 木 岸 小 川 駿 男



補正の対象 明細書の詳細な説明の箇。

補正の内容

